

Diseño y Construcción de un Controlador Lógico Programable Modular Orientado a Bus, en Base al 80188

M. en C. Eduardo Rodríguez Escobar
Jefe del Departamento de Sistemas Digitales del CINTEC-IPN.

Ing. Ignacio Minjares Tarazena

Ing. Marco Antonio Ramírez Salinas
Profesores e Investigadores del CINTEC-IPN.

El presente artículo plantea el diseño y construcción de un Controlador Lógico Programable (PLC, "Programmable Logic Controller") que sea capaz de controlar o supervisar un proceso o un grupo de procesos o variables, en forma rápida y precisa.

Se propone desarrollar el módulo principal del sistema en base al Microprocesador 80188. Dicho desarrollo deberá constar con un área de memoria de usuario tipo RAM, un área de programas tipo ROM y una interface de comunicación con el usuario, la cual consta a su vez de un despliegue de cristal líquido de 4 renglones x 20 caracteres y un teclado de matriz.

Adicionalmente, en otros proyectos, se propone generar módulos, tales como: una interface Analógica-Digital, que es la que se encargará de controlar los procesos dependiendo del tipo, una interface para controlar motores a pasos y motores de c.d., una tarjeta para controlar una pantalla de cristal líquido de 640 x 400 pixeles y finalmente se espera conectar tarjetas inteligentes esclavas para implementar esquemas de proceso distribuido.

Introducción

El objetivo principal de toda industria para permanecer en el mercado es ser competitiva, para lograrlo se han desarrollado y aplicado nuevas tecnologías para conseguir una mayor productividad.

En base al estudio de las diferentes etapas que se dan en un proceso, se llega a la conclusión que ciertas tareas son repetitivas y, en algunos casos, dichas tareas se realizan en ambientes poco seguros y nocivos para la salud. Se pensó entonces en que las tareas rutinarias las desempeñara un equipo en forma automática, utilizando un tipo de control mecánico, basado en relevadores, los que se debían volver a ordenar cada vez que el proceso cambiara (lógica alambrada)

A partir de la invención del bulbo, los transistores y los Circuitos Integrados, se han desarrollado sistemas electrónicos muy poderosos, como lo son las Computadoras. Dichas computadoras han encontrado aplicación en la mayoría de las ramas del quehacer humano, desde las Ciencias hasta incluso el Arte.

Entre otras aplicaciones, las computadoras se utilizaron en la década de los 60's para controlar la producción de grandes fábricas del ramo automotriz, sustituyendo a la lógica alambrada que se utilizaba común-

mente para controlar las líneas de producción. Los primeros PLC's evolucionaron a partir de las computadoras convencionales a finales de los 60's y a inicios de los 70's.

Una computadora convencional es un equipo de cómputo de uso general que tiene la capacidad para controlar cualquier proceso, con el inconveniente que debe realizar programas de cierta complejidad para adecuarla a dicho uso. Por otro lado, una computadora es un equipo que no cuenta con dispositivos periféricos apropiados para realizar el control de procesos.

Dado lo anterior, si se desea emplear un equipo de estas características en tareas de control de procesos, es necesario diseñar tarjetas especiales para tal fin, y acoplarlas en el sistema. En este sentido, un PLC es un equipo de cómputo de uso específico, y que cuenta con los dispositivos necesarios para controlar procesos. Estos PLC's deben ser fácilmente programables, aún por personas que no sean expertas en programación.

*En un sentido más amplio, un PLC es una computadora **especial** dedicada al control de procesos industriales.*

Este proyecto nace por la necesidad de diseñar y fabricar estos equipos en México y así estimular el desarrollo de esta tecnología y evitar,

en lo posible, la importación de estos equipos. Por otra parte, las necesidades de nuestra industria no son las mismas que las de otros países, sobre todo en lo que respecta a la pequeña y mediana industria, donde en muchas ocasiones no se tiene la capacidad de compra que requieren los equipos de importación, pero si pueden adquirir equipos mas acordes a sus necesidades y que sean de menor costo.

Como parte de un proyecto académico, se busca generar recursos humanos, que sean capaces de enfrentar esta problemática y resolverla acorde a los avances tecnológicos.

Objetivos

Someramente, los objetivos que el desarrollo de este sistema plantea son los siguientes :

Diseñar un sistema modular de control programable, independiente del proceso a controlar, conjuntamente con el software de operación, análisis y control del sistema.

Desarrollar un Prototipo de apoyo Didáctico, que permita la enseñanza de estas tecnologías.

Ofrecer desarrollos tecnológicos a las empresas interesadas, vía convenios Institucionales.

Formar recursos humanos en el área de los controladores lógicos programables.

Presentar alternativas de desarrollo profesional a los egresados de nuestras instituciones en el campo laboral desempeñándose en áreas de diseño y solución a problemas concretos de nuestra Industria

Desarrollo

La tarjeta principal está formada por un microprocesador 80188, un banco de memorias RAM, formado por 5 memorias de 32 KB (lo que permite tener un área de vectores y de stack de hasta 32 Kb) y un área de memoria de usuario de 128 KB, y cuenta también con una memoria de tipo EPROM de 64 Kb, cantidad suficiente para implementar las rutinas de control y programas necesarios al sistema.

Dentro de esta tarjeta se implemento el hardware correspondiente a la interfaz al usuario. Lo anterior se realizó al conectarle a dicha tarjeta un teclado comercial de PC, a través de un controlador de teclado y despliegue, el 8279, y una pantalla de cristal líquido de 4 renglones por 20 caracteres.

Así mismo, se colocó un controlador de interrupciones, el 8259, externo al microprocesador, para controlar hasta 8 diferentes interrupciones.

Descripción del Hardware del Sistema

El 80188 de Intel (**figura 1**) es un microprocesador que incorpora el núcleo básico de un microprocesador 8088/8086, además de la circuitería básica de control de periféricos, como son:

- Generador de reloj, que realiza las funciones de un 8284 (3 contadores independientes de 16 bits, 6 modos de operación diferentes, conteo binario o BDC, etc).
- Controlador de interrupciones programable, compatible con el 8259 y que funciona como árbitro en todas las interrupciones, tanto internas como externas, y con la capacidad de aceptar el control de hasta dos 8259 externos.
- Una unidad de acceso directo a memoria, totalmente programable, con dos canales de control de DMA de 16 bits cada uno y que puede transferir datos de: memoria a memoria, de memoria a puerto y

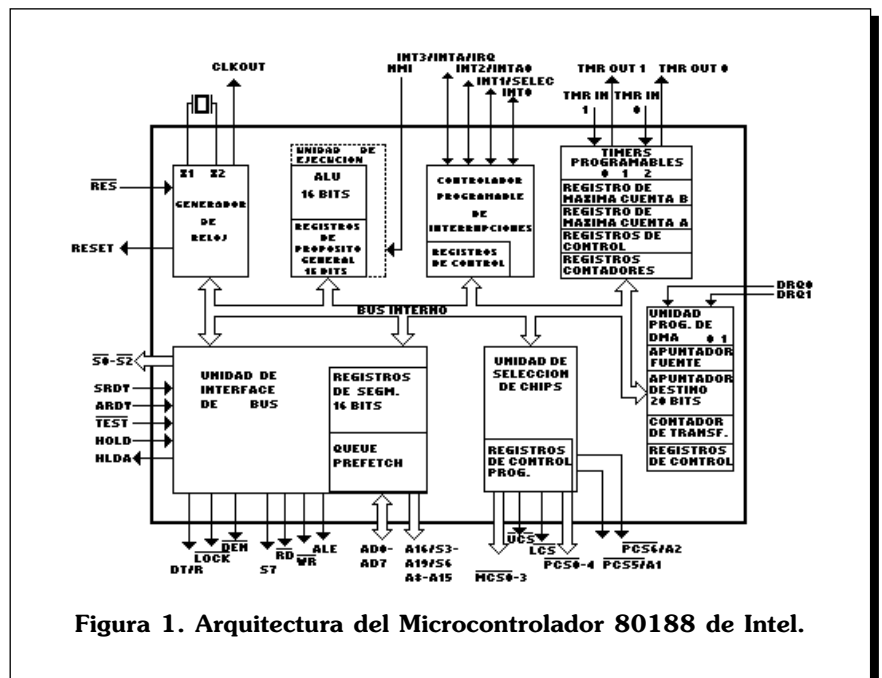


Figura 1. Arquitectura del Microcontrolador 80188 de Intel.

entre dispositivos periféricos, es decir, de puerto a puerto, y que se comporta como un 8237A.

- Una unidad de temporizadores, que contiene tres contadores/temporizadores completamente programables e independientes, y que es equivalente al 8253/8254.

- Una unidad de selección de dispositivos totalmente programable, para decodificar memoria y puertos. Proporciona seis líneas para seleccionar memoria y siete para seleccionar periféricos.

La arquitectura del desarrollo se basa en la arquitectura de una PC compatible, esto es, el microprocesador es el dispositivo principal del PLC, el bus de datos y direcciones está multiplexado, por lo que se demultiplexan vía buffers (74245) y latches (74373). Estos buses se conectan con un conjunto de 5 memorias tipo RAM de 32 KBytes cada una. En la primera de ellas se establece el área de vectores, y las 4 siguientes un área de usuario, de hasta 128 KBytes. Se tiene también un área de memoria ROM de hasta 64 Kbytes para el bios o programa monitor. Se propuso un 8279 para controlar el teclado de matriz, mientras que la pantalla de cristal líquido se conecta directo al bus de datos y a algunas señales de control del microprocesador.

Se adicionó un controlador de interrupciones (8259), para que las aplicaciones que soliciten atención vía interrupciones sean atendidas por este dispositivo. La pantalla de cristal líquido es escrito en forma directa como puerto y leído de la misma manera, conectándose a una terminal de selección de puertos del microprocesador. Finalmente, se protegió la salida/entrada de la tarjeta a través de buffers (74245), para eliminar posibles problemas de carga en el

momento de verificar el funcionamiento de las aplicaciones, además de extender la capacidad de conexión de dispositivos externos o "fan-out". La decodificación de señales de lectura y escritura a puertos o a memoria, así como de los diferentes dispositivos "internos" de la tarjeta principal, se realiza por medio de una GAL22V10.

Se utilizó el dispositivo 80188 porque, al integrar todos los controladores básicos de periféricos, se tiene un ahorro sustancial en tiempo en varias etapas del diseño y manufactura de las tarjetas, se ahorran líneas en el circuito impreso y se reduce el área de dispositivos, pero, sobre todo, la facilidad del diseño es mayor, la confiabilidad y robustez del producto es buena y el índice de fallas para el mantenimiento es mínimo. El bus de interconexiones está basado en el estándar industrial denominado Bus S-100, el cual es una tarjeta donde solo existen ranuras de 50 contactos por lado (Bus S-100) para insertar las tarjetas de aplicación. Sin embargo, la distribución y ubicación física de las señales (control, direcciones y datos) fue diseñada por los integrantes del proyecto, por lo que solo se conservan las dimensiones físicas de las terminales de dicho bus.

La comunicación al proceso de adquisición de datos se implementó con una tarjeta adicional, conformada por un convertidor analógico/digital (ADC) y un digital/analógico (DAC), de National Semiconductor, con resoluciones de 16 bits. Dicho convertidor realiza las funciones de un ADC o un DAC según se seleccione a través de una terminal del dispositivo.

Se realizaron los programas necesarios para probar el funcionamiento correcto de las tarjetas así como rutinas de servicio. Todas las funciones integradas del micropro-

cesador son controladas a través de un conjunto de registros, llamado block de registros periféricos, los que son accedidos vía puertos y programados de una manera similar a los dispositivos externos equivalentes.

Es una regla que al iniciar la operación del microprocesador se deba de programar la unidad selectora de dispositivos, dado que esta unidad se encarga de manejar los selectores de las memorias Ram o Rom y que éstas pueden variar en tamaño, dependiendo del diseño en cuestión. El siguiente es una sección del código del sistema donde se muestra cómo realizar esta programación:

```
power_on_reset proc near
mov dx,0FFA0h ; REGISTRO UMCS
mov ax,0FE3Fh ; DEF. BLOCK 8K
out dx,ax ;3 ESTADO ESPERA
db 0EAh ;BRINCO LARGO (EA)
dw 1000h ; A LA DIRECCIÓN
dw 0FE00h ;FE00:1000
dw 0000
db 00
```

La rutina anterior nos muestra la facilidad de programación del dispositivo. Intel establece que sus microprocesadores "despierten" 16 bytes antes de la dirección final del mapa de memoria, por lo que al inicio se debe efectuar un salto a la dirección real de inicio del BIOS, efectuándose un salto largo indicando segmento y el desplazamiento de la dirección, programándose después el tamaño de cada selector de memoria.

Se han cubierto las metas iniciales del proyecto en un 100 %, contando-se con un equipo de pruebas para control así como de una plataforma de trabajo a la cual solo hay que adicionarle módulos externos, dependiendo de la aplicación o función que se le desee implementar.

Hay que hacer notar que el desarrollo de este proyecto y de sus productos alternos (tarjetas de expan-

sión del sistema, software de monitoreo, control y aplicación, etc.) en gran medida se ha llevado a cabo como resultado del trabajo de los alumnos de la Maestría en Ingeniería de Cómputo del CINTEC-IPN, como parte de los proyectos asignados en diversas materias de la Maestría.

Los productos obtenidos del desarrollo de esta investigación han sido los siguientes:

- 6 Prototipos de laboratorio del módulo de proceso.
- 14 Prototipos del módulo de proceso propiedad de los alumnos, en donde realizan prácticas de investigación.
- 2 Prototipos del módulo de comunicación al proceso .
- 1 Software básico de inicialización de la tarjeta principal.
- 1 Software que incluye el anterior mas unas rutinas de demostración del funcionamiento del módulo de comunicación al proceso o de adquisición de datos.
- 1 Propuesta para una ponencia.
- 1 Propuesta de tema de tesis para uno de los participantes

Este proyecto genera una plataforma de trabajo que no necesariamente esta concluida, ya que se considera necesario ir actualizando al sistema, de tal forma que permita diseñar y construir otras tarjetas para aplicaciones particulares.

Por ejemplo, se plantea el conectar otros microprocesadores, como el 8031 y el 68HC11, o el DSP TMS320C25, los que deberán atender procesos diferentes y quedar como esclavos del 80188.

En las páginas siguientes se muestran 4 diagramas esquematicos, con los siguientes contenidos:

Diagrama 1: Esquemático de la tarjeta principal.

Diagrama 2: Interface de teclado y de despliegue.

Diagrama 3: Bus del sistema.

Diagrama 4: Distribución de memoria y puertos del PLC.

Conclusiones

Como ya se indicó, se tiene el desarrollo de una serie de tarjetas que nos permite convertir señales analógicas (que pueden ser variables de control) a valores digitales, los que son susceptibles de ser manipulados en un procesador y tomar decisiones en base a parámetros establecidos e interactuar sobre un proceso dado. La respuesta de nuestro procesador debe ser convertida nuevamente a una señal analógica para actuar sobre dicho proceso.

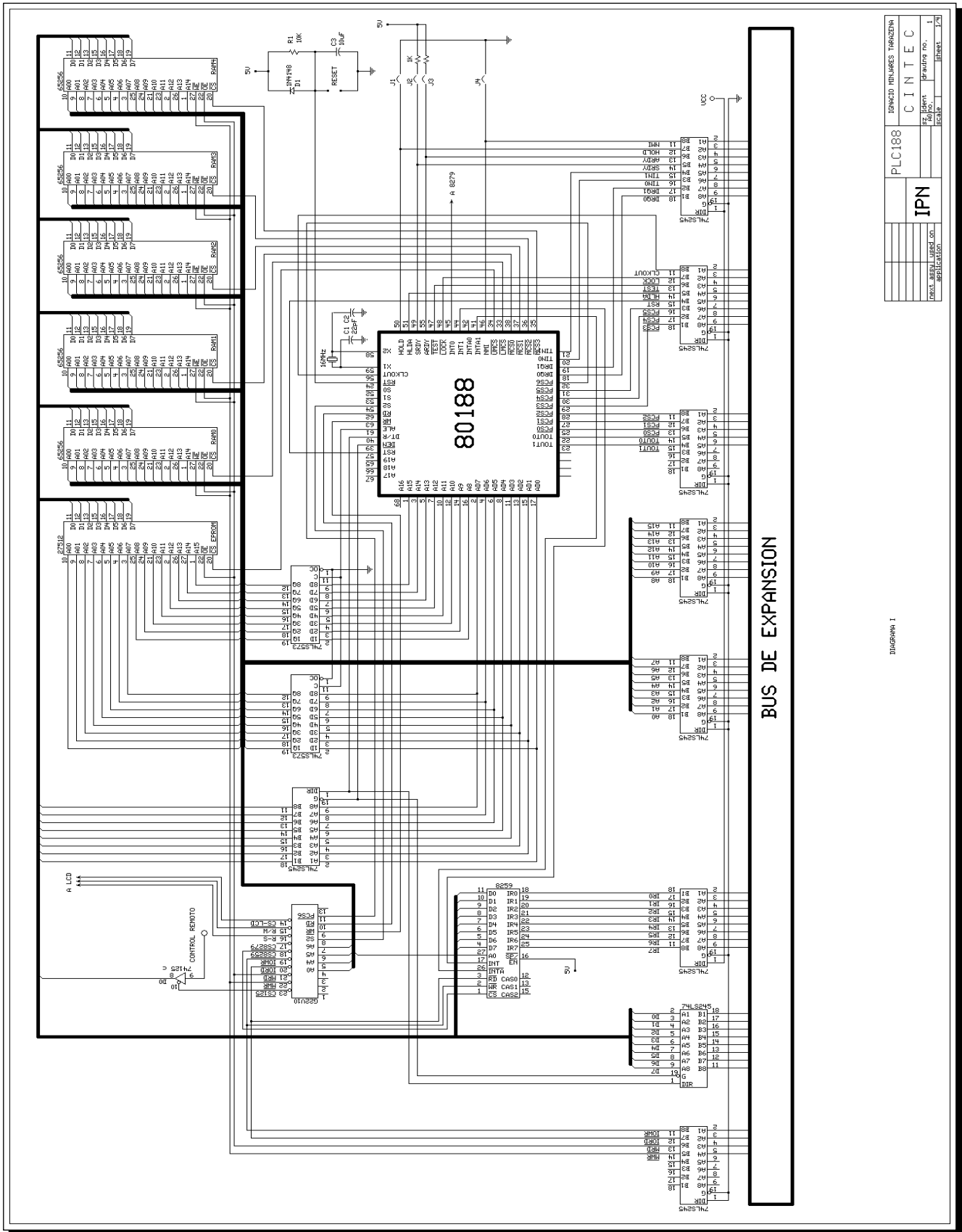
Es posible, en base al proceso, generar una serie de programas o rutinas que cambien el comportamiento de las tarjetas (Programarlas para el proceso) y después colocar los programas en el PLC y éste será susceptible de realizar diferentes controles.

Se ingresó a un campo nuevo, siendo un primer intento por generar máquinas para control y de empezar a trabajar sobre la automatización, este campo es muy amplio y nos permite desarrollar muchas aplicaciones, las cuales estarán sustentadas en principio en el módulo principal.

Se está dando continuidad a este proyecto desarrollando mas equipo sobre esta plataforma, lo cual nos permite desarrollar una enseñanza basada en tecnologías desarrolladas en el CINTEC, también nos facilita las demostraciones del comportamiento y funcionamiento de los equipos, así como su programación. De esta forma se está generando un equipo basado en prototipos de apoyo didáctico, el cual es utilizado en el curso de Arquitectura de Computadoras, Microprocesadores y Control, de la Maestría en Ingeniería de Cómputo del CINTEC-IPN.

Bibliografía

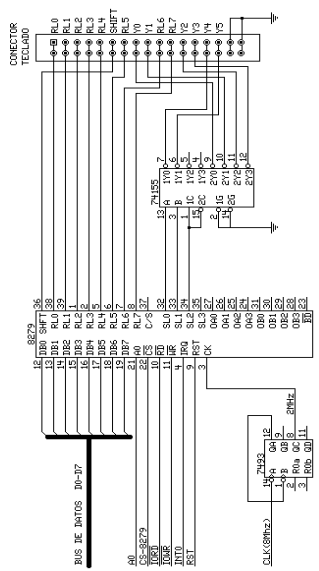
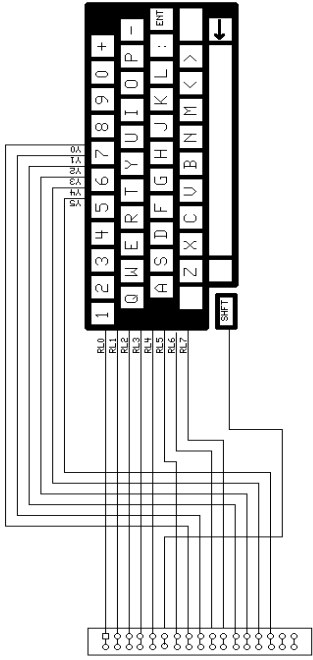
- [1] Microsystem Components Handbook, Volumen 1, Intel, Pag. 3-349 3-493, 1984.
- [2] National Semiconductor, TTL, 1990.
- [3] AND, 4-26 4-27, 1991.
- [4] M. Lindig Bos "Una tarjeta controladora basada en el 188", POLIBITS, Vol. 1, Pag. 56-69 , enero-marzo 1990.
- [5] E. Rodríguez Escobar "Diseño y construcción de una tarjeta de adquisición de datos con el microprocesador 80188", POLIBITS #9, Pag. 38-42, julio-septiembre, 1992.
- [6] E. Rodríguez Escobar, "Controladores Programables", POLIBITS #10, pag. 55-58, Octubre-Diciembre 1992.



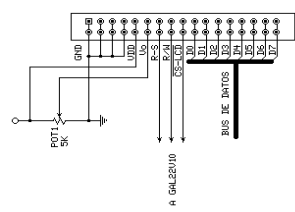
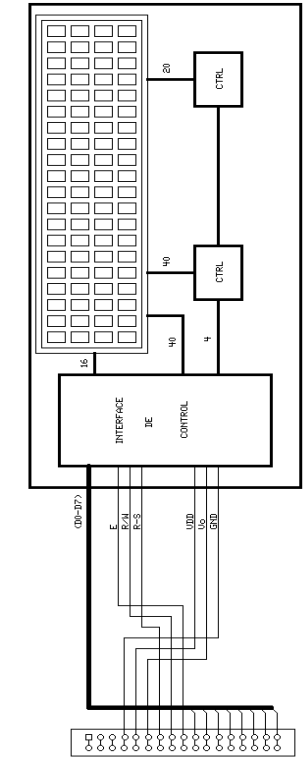
DISEÑO MÓDULO THERZEN	
CINTEC	
Ident.	Revisión no.
IPN	1
Desar. Base/Modulo/Co.	Revisión
Aplicación	Revisión

Diagrama 1

BUS DE EXPANSION



INTERFACE DE TECLADO



INTERFACE DE DESPLIEGUE

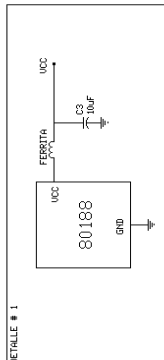
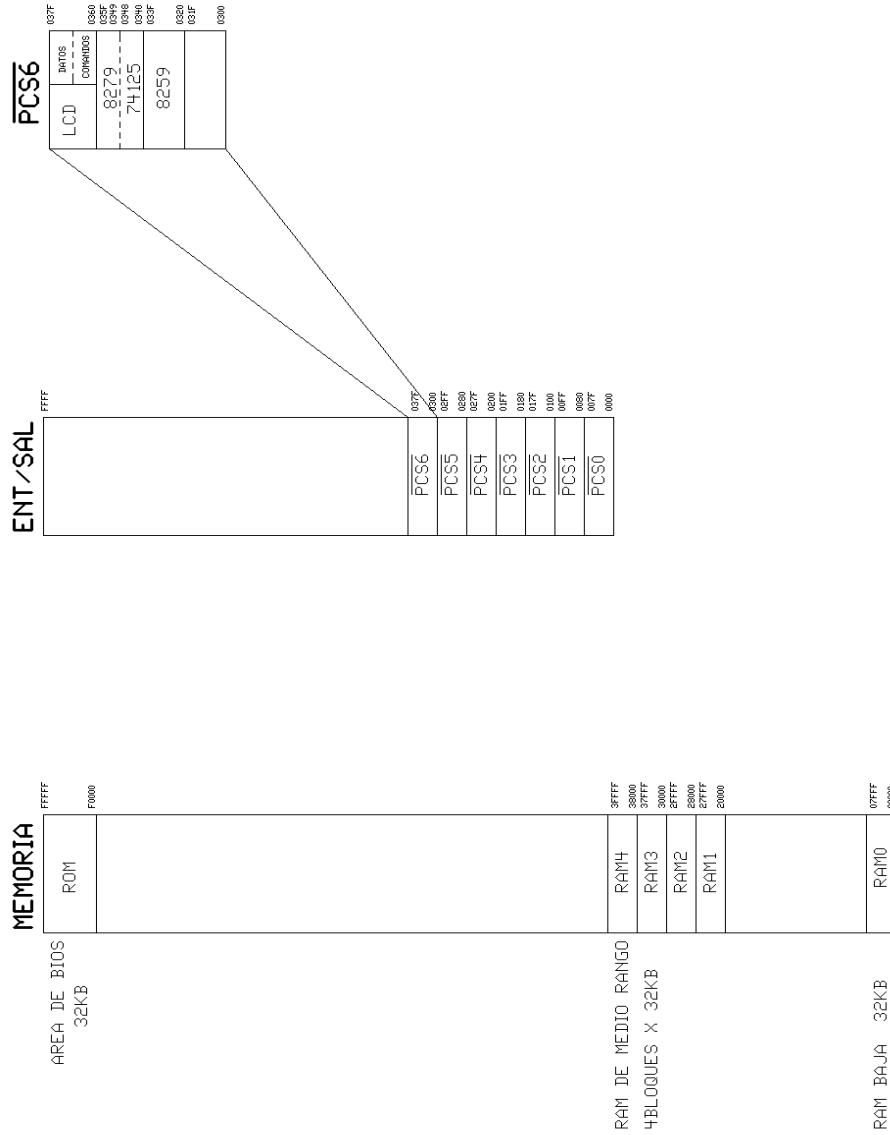


DIAGRAMA II

PLC188		IGNACIO HINARES TABAZENA	
IPN		C I N T E C	
Dist. 18871	Unid. 01	SE. Ident.	Planting no. 8
REP. 18871	REP. 01	REP. 1	REP. 24



DISTRIBUCION DE MEMORIA Y PUERTOS DEL SISTEMA PLC188

DIAGRAMA IV

PLC188		DIRECCION NUMEROS TELEFONIA	
IPN		C I N T E C	
NO. DE APLICACION	NO. DE APLICACION	NO. DE APLICACION	NO. DE APLICACION
NO. DE APLICACION	NO. DE APLICACION	NO. DE APLICACION	NO. DE APLICACION

BUS DEL SISTEMA

UCC	UCC	PIN	SIMBOLO	DESCRIPCION	TIPO
1	51				
2	52				
3	53	1, 51	UCC	FUENTE DE PODER DE +5 VOLTS	IN
4	54				
5	55	20,70,50,100	GND	TIERRA DEL SISTEMA	IN
6	56				
7	57	11,13,14,15,16, 2,3,4,5,6,7,8,9	IO0-IO7	BUS DE DATOS LAS SEÑALES SON ACTIVAS EN ALTO	I/O
8	58				
9	59	21,22,23,24,25, 26,27,28	AO-A7	BUS DE DIRECCIONES CONTIENE DIRECCIONES VALIDAS EN 1,12,13,14	OUT
10	60				
11	61				
12	62				
13	63				
14	64				
15	65				
16	66				
17	67				
18	68				
19	69				
20	70				
21	71				
22	72				
23	73				
24	74				
25	75				
26	76				
27	77				
28	78				
29	79				
30	80				
31	81				
32	82				
33	83				
34	84				
35	85				
36	86				
37	87				
38	88				
39	89				
40	90				
41	91				
42	92				
43	93				
44	94				
45	95				
46	96				
47	97				
48	98				
49	99				
50	100				
IO00					
IO01					
TIO0					
TIO1					
SRDY					
TEST					
HLDA					
LOCK					
CLK/OUT					
GND					
UCC					
IO0					
IO1					
IO2					
IO3					
IO4					
IO5					
IO6					
IO7					
IO8					
IO9					
IO10					
IO11					
IO12					
IO13					
IO14					
IO15					
IO16					
IO17					
IO18					
IO19					
IO20					
IO21					
IO22					
IO23					
IO24					
IO25					
IO26					
IO27					
IO28					
IO29					
IO30					
IO31					
IO32					
IO33					
IO34					
IO35					
IO36					
IO37					
IO38					
IO39					
IO40					
IO41					
IO42					
IO43					
IO44					
IO45					
IO46					
IO47					
IO48					
IO49					
IO50					
IO51					
IO52					
IO53					
IO54					
IO55					
IO56					
IO57					
IO58					
IO59					
IO60					
IO61					
IO62					
IO63					
IO64					
IO65					
IO66					
IO67					
IO68					
IO69					
IO70					
IO71					
IO72					
IO73					
IO74					
IO75					
IO76					
IO77					
IO78					
IO79					
IO80					
IO81					
IO82					
IO83					
IO84					
IO85					
IO86					
IO87					
IO88					
IO89					
IO90					
IO91					
IO92					
IO93					
IO94					
IO95					
IO96					
IO97					
IO98					
IO99					
IO100					
IO101					
IO102					
IO103					
IO104					
IO105					
IO106					
IO107					
IO108					
IO109					
IO110					
IO111					
IO112					
IO113					
IO114					
IO115					
IO116					
IO117					
IO118					
IO119					
IO120					
IO121					
IO122					
IO123					
IO124					
IO125					
IO126					
IO127					
IO128					
IO129					
IO130					
IO131					
IO132					
IO133					
IO134					
IO135					
IO136					
IO137					
IO138					
IO139					
IO140					
IO141					
IO142					
IO143					
IO144					
IO145					
IO146					
IO147					
IO148					
IO149					
IO150					
IO151					
IO152					
IO153					
IO154					
IO155					
IO156					
IO157					
IO158					
IO159					
IO160					
IO161					
IO162					
IO163					
IO164					
IO165					
IO166					
IO167					
IO168					
IO169					
IO170					
IO171					
IO172					
IO173					
IO174					
IO175					
IO176					
IO177					
IO178					
IO179					
IO180					
IO181					
IO182					
IO183					
IO184					
IO185					
IO186					
IO187					
IO188					
IO189					
IO190					
IO191					
IO192					
IO193					
IO194					
IO195					
IO196					
IO197					
IO198					
IO199					
IO200					

DIAGRAMA III

